

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06311504 A**(43) Date of publication of application: **04.11.94**

(51) Int. Cl.

H04N 7/137**H04N 11/04**(21) Application number: **05122002**(22) Date of filing: **26.04.93**(71) Applicant: **SONY CORP**(72) Inventor: **FUJIMORI YASUHIRO
HORISHI MASARU**(54) **MOTION DISCRIMINATION DEVICE**

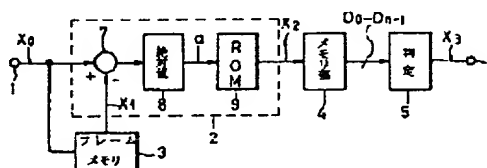
outputted to an output terminal 6.

(57) Abstract:

COPYRIGHT: (C)1994,JPO

PURPOSE: To reduce an error in motion discrimination with respect to the motion discrimination device used widely for picture processing.

CONSTITUTION: Input data X_0 at an input terminal 1 are inputted respectively to a motion detection section 2 and a frame memory 3. Preceding input data X_1 are inputted to the motion detection section 2 from the frame memory 3 and compared with the input data X_0 and the motion detection section 2 detects a motion. Output data X_2 of the motion detection section 2 are inputted to a memory section 4, in which data are rearranged and motion picture element numbers of each region are counted so as to facilitate the check in the space distribution. As output data of the memory section 4, motion discrimination outputs D_0 of a noted picture element and motion picture element numbers D_1, \dots, D_{n-1} of each area are obtained as output data from the memory section 4 and the data D_0, D_1, \dots, D_{n-1} are fed to a motion discrimination circuit 5, in which the noted picture element is a motion picture element or a still picture element is discriminated and the result is



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-311504

(43)公開日 平成6年(1994)11月4日

(51)Int.Cl.⁵

H 0 4 N 7/137
11/04

識別記号

Z

庁内整理番号

B 7337-5C

F I

技術表示箇所

審査請求 未請求 請求項の数 4 F D (全 4 頁)

(21)出願番号 特願平5-122002

(22)出願日 平成5年(1993)4月26日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 藤森 泰弘

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 堀土 賢

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

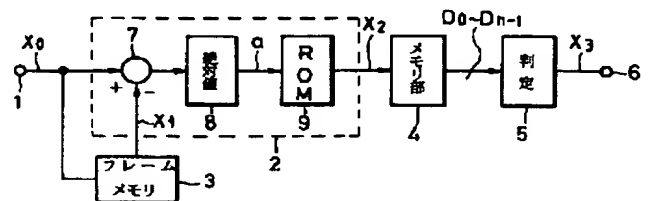
(74)代理人 弁理士 杉浦 正知

(54)【発明の名称】 動き判定装置

(57)【要約】

【目的】 画像処理において広く使用されている動き判定装置に関して、動き判定の誤りを低減する。

【構成】 入力端子1に入力データX0が動き検出部2とフレームメモリ3に夫々入力される。動き検出部2では前入力データX1がフレームメモリ3から入力され、入力データX0と比較され、動き検出部2により動き検出を行なう。動き検出部2の出力データX2がメモリ部4に入力され、空間分布の検討が容易にできるようにデータの並びかえと各領域の動き画素数のカウントが行なわれる。メモリ部4の出力データとして注目画素の動き判定出力D0と各領域の動き画素数D1, ……D_{n-1}を得ることができ、D0, D1, ……D_{n-1}が動き判定回路5に供給され、注目画素が動き画素または静止画素の判定がなされ、出力端子6に出力する。



【特許請求の範囲】

【請求項1】 デジタル画像信号中の各画素の動き判定を行なうための動き判定装置において、入力デジタル画像信号の各画素に関してフレーム間差分に基づいて動き検出を行なう手段と、上記動き検出手段と結合され、注目画素の周辺領域の動き判定結果を用いて上記注目画素の動き判定を行なう手段とからなる動き判定装置。

【請求項2】 請求項1に記載の動き判定装置において、注目画素を中心として構成された周辺領域を中心側と外周側とに分割することにより、第1及び第2の周辺領域を設定したことを特徴とする動き判定装置。

【請求項3】 請求項1に記載の動き判定装置において、第1及び第2の周辺領域の夫々の動き画素数を検出し、検出された動き画素数が共に、各領域のしきい値以上のときに注目画素を動き画素と決定することを特徴とする動き判定装置。

【請求項4】 請求項1に記載の動き判定装置において、ROMを使用することにより、動き量の結果を非線形に出力することを特徴とする動き判定装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、画像処理において広く一般に使用されている動き判定装置に関する。

【0002】

【従来の技術】 3次元画像処理においては、画面（フレーム）中の画像処理において動き画素または静止画素の判定技術を使用することにより、夫々を分離している。分離後、ジャーキネスを回避するため動き領域はフィールド内処理を施し、また、静止画素は解像度を維持するためフレーム内処理を施すのが一般である。3次元画像処理の具体的な応用は、ノイズ除去、Y/C分離、MUSEにおけるデータ圧縮等である。

【0003】

【発明が解決しようとする課題】 上述の動き判定装置は、各画素のデータのフレーム間の差をしきい値と比較することにより、動き画素または静止画素の判定を行なっている。しかし、現実の画像はノイズ等の影響により静止部分においても大きなフレーム差分があらわれたりするため、動き判定誤りの原因となる。その結果、誤った処理を施すことになり、画質劣化の一因となっている。

【0004】 従って、この発明の目的は、ノイズ等の影響を受けずに、正確に動き判定を行なうことが可能な動き判定装置を提供することにある。

【0005】

【課題を解決するための手段】 請求項1の発明は、ディ

ジタル画像信号中の各画素の動き判定を行なうための動き判定装置において、入力デジタル画像信号の各画素に関してフレーム間差分に基づいて動き検出を行なう手段と、動き検出手段と結合され、注目画素の周辺領域の動き判定結果を用いて注目画素の動き判定を行なう手段とからなる動き判定装置である。

【0006】

【作用】 画像信号は、時間方向及びフレーム内で局所的に相関を有している。即ち、動き画素の場合には、その周辺の画素も動き画素であるのが一般である。従って、動き判定の対象の画素の周辺の画素についても動き判定を行ない、周辺の画素の中の動き画素の個数がしきい値以上の時に、その画素を動き画素とする。これによって、動き判定の精度を向上できる。

【0007】

【実施例】 以下、この発明の一実施例について図面を参照して説明する。この一実施例では、初段で動き検出を行ない、出力結果の空間分布を調べることにより、注目画素が動き画素または静止画素の判定をする動き判定装置である。この一実施例は、全体として、図1に示す構成を有している。

【0008】 図1において、1で示す入力端子に入力データX0が動き検出部2とフレームメモリ3に夫々入力される。ここで、動き検出部2ではフレームのデータX1が上記フレームメモリ3から入力され、入力データX0と前フレームのデータX1との間のフレーム差を求め、このフレーム差に基づいて動き検出が行なわれる。

【0009】 動き検出部2から出力データX2がメモリ部4に入力され、空間分布の検討が容易にできるようにデータの並びかえと動き画素数のカウントが行なわれる。メモリ部4の出力としてD0, D1..., Dn-1を得ることができ、上記D0, D1..., Dn-1が判定回路5に供給され、注目画素が動き画素または静止画素の判定をされ、判定結果が出力端子6に出力される。ここで、nは動き判定に用いる周辺領域の数に+1した値である。

【0010】 ここで、動き検出部2の構成を説明する。入力データX0とフレームメモリ3からの前フレームの入力データX1とを減算器7に入力し、その出力を絶対値回路8の入力に供給し、フレーム間差分の絶対値データaを求める。検出された絶対値データaをROM9により扱い易いような処理を施す。最も単純な例を下記に示す。

【0011】

a > Thの時：ROM9の出力 X2 = 1

a ≤ Thの時：ROM9の出力 X2 = 0

ただし、Thはしきい値であり、ノイズの量等を考慮して適切なしきい値が設定される。

【0012】 上記例により、各画素での動きが2値で表現される。また2値で表現する代わりに、後段で微妙な

判定を行なうときは絶対値データaに処理を施すことなく、そのまま出力する場合、低レベルの雑音を除くためにしきい値を設定し絶対値データaと大小を比較し処理をROMにより施す場合、ROM中の非線形マップにより補正を施す場合等、様々な処理を施すことができる。

【0013】ROM9の出力データX2が、メモリ部4に供給される。図2は、黒いドットで示す注目画素を中心とした近傍のデータ配列の一例を示す。注目画素を中心として(3×3)画素を領域11と、注目画素を中心として(5×5)画素の中から(3×3)画素を除いた残りの領域12を定義し、領域11及び12の夫々の動き画素数をカウントする。各領域の動き画素数の個数によって、注目画素の動き判定を正確に行なうことが可能となる。

【0014】メモリ部4における動き検出の結果、領域11の動き画素数がN1、領域12の動き画素数がN2と検出される。ここで、領域11に関する動き画素数のしきい値をMT1、領域12に関する動き画素数のしきい値をMT2と夫々設定する。そして、動き画素と判定される条件はN1>MT1かつN2>MT2の場合であり、静止画素と判定される条件は、上述動き画素の条件を満たさない場合となる。

【0015】メモリ部4の構成を図3に示す。メモリ部4の入力端子21にROM9からデータX2が入力される。図2の例では、注目画素を中心とした(5×5)画素であるので、4個のラインメモリ22、23、24、25が使用され、5ラインを同時化する構成としている。ラインメモリ22、23、24の出力データがレジスタB26、27、28に夫々供給される。また、(5×5)画素の最も下のラインの画素データとラインメモリ25からの最も上のラインの出力データがレジスタA29、30に夫々供給される。

【0016】レジスタB27の出力中の注目画素の判別結果は処理を施すことなくD0として出力端子31に取り出される。レジスタB26、27、28は領域11内の各ラインの動き画素数のカウント値を表す。このカウント値のデータがROM32に供給される。レジスタA29、30及びレジスタB26、27、28は領域12内の各ラインの動き画素数のカウント値を表す。このカウント値のデータがROM33に供給される。ROM32はレジスタBより出力されるカウント値を統合して、領域11のカウント値の統合された出力データD1を出力端子34に出力する。ROM33はレジスタA及びレジスタBより出力されるカウント値を統合し、領域12のカウント値の統合された出力データD2を出力端子35に出力する。

【0017】レジスタA29の構成の一例を図4に示す。レジスタAの入力端子41にデータX2の1ライン分(5画素)のデータが入力され、1画素毎の検出ができるようにレジスタ42～45を4個直列に接続すると

共に、5個のタップを導き出し各タップからの1画素毎に分離した出力をROM46に供給する。レジスタAの入力データは、領域12の最も下のラインの画素のみになるので、ROM46では、このライン中の5個の画素の内の動き画素の個数と対応するカウント値d3を出力端子47から出力する。他方のレジスタA30も上述と同様の構成であり、領域12の最も上のラインについての動き画素の個数と対応するカウント値を出力する。

【0018】レジスタB27の構成の一例を図5に示す。レジスタBの入力端子51に第3番目のラインのデータ(5画素)が入力され、1画素毎の検出ができるようにレジスタ52～55を4個直列に接続すると共に5個のタップを導き出し各タップからの1画素毎に分離した出力をROM56に供給する。ROM56は、第3番目のライン中の領域11(3画素)と領域12(2画素)に関して動き画素の個数を検出する。また、注目画素の動きまたは静止の判定結果d0を出力端子57から出力し、領域11の動き画素の個数に対応するカウント値d1を出力端子58から出力し、領域12の動き画素の個数に対応するカウント値d2を出力端子59から出力する。

【0019】他のレジスタB26、28も上述のレジスタB27と同様の構成を有するが、但し、注目画素に関する出力端子を持たない。そして、レジスタB26、27、28の領域11の動き画素のカウント値が上述のように、ROM32で統合される。

【0020】以上のメモリ部4からの注目画素に関する判定結果D0と、領域11の動き画素のカウント値D1(これはN1に相当)と、領域12の動き画素のカウント値D2(これはN2に相当)とが、例えばROMからなる判定回路5に供給される。判定回路5では前述のように、注目画素についての動き判定が最終的になされる。

【0021】二つの周辺領域11及び12を用いたが、注目画素を中心とする。一つの周辺領域の動き画素数を参照しても良く。また、3個以上の周辺領域を設定してもよい。さらに、ROMを上述の例では用いているがその代わりにコンパレータ、カウンタ等のデジタル回路を用いても良い。

【0022】

【発明の効果】この発明は、画像処理において広く使用されている動き判定装置に関する、動き判定誤りを低減することができる。即ち、従来動き判定をする上で検出漏れ、誤検出等の影響により判定誤りのため画質劣化を起こしていたが、得られた動き判定信号により、従来判定誤りのため発生していた画質劣化を排除することが可能となる。

【図面の簡単な説明】

【図1】この発明の一実施例のブロック図である。

【図2】周辺領域の説明に用いる略線図である。

【図3】この発明の一実施例のメモリ部のブロック図である。

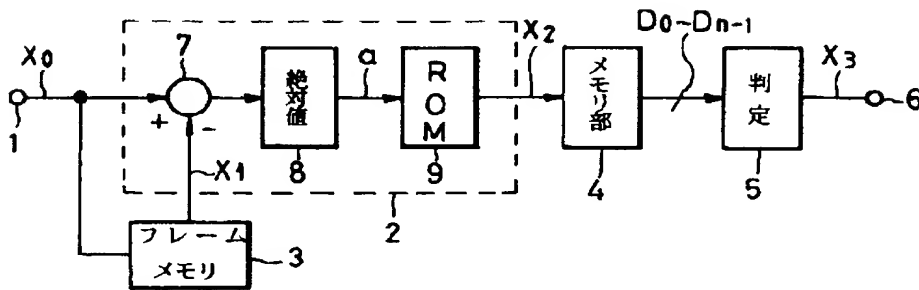
【図4】この発明の一実施例のレジスタAのブロック図である。

【図5】この発明の一実施例のレジスタBのブロック図である。

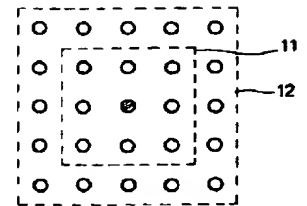
【符号の説明】

- 1 入力端子
- 2 動き検出部
- 3 フレームメモリ
- 4 メモリ回路
- 5 判定回路
- 6 出力端子

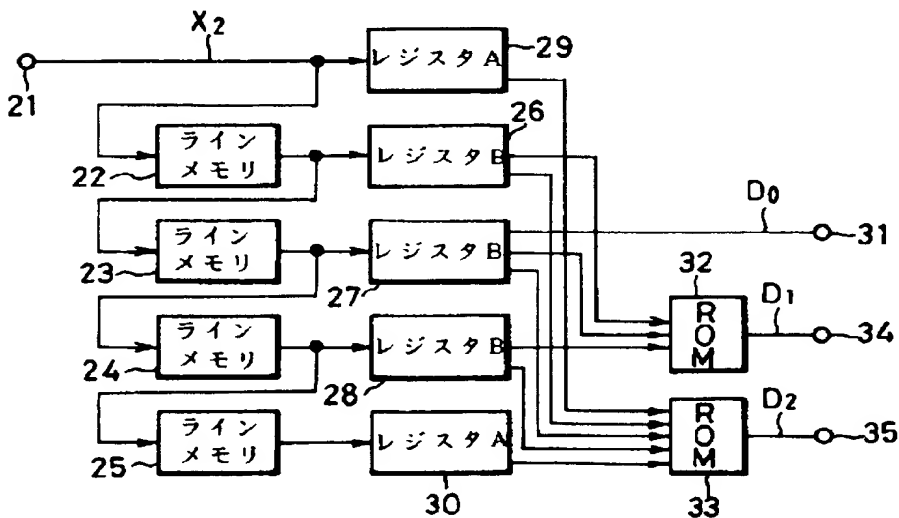
【図1】



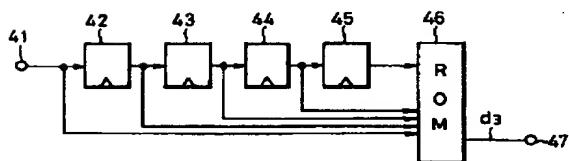
【図2】



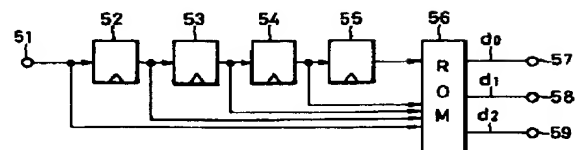
【図3】



【図4】



【図5】



【公報種別】 特許法第17条の2の規定による補正の掲載

【部門区分】 第7部門第3区分

【発行日】 平成13年4月13日（2001. 4. 13）

【公開番号】 特開平6-311504

【公開日】 平成6年11月4日（1994. 11. 4）

【年通号数】 公開特許公報6-3116

【出願番号】 特願平5-122002

【国際特許分類第7版】

H04N 7/137

11/04

【FI】

H04N 11/04

B

【手続補正書】

【提出日】 平成12年4月21日（2000. 4. 21）

【手続補正1】

【補正対象書類名】 明細書

【補正対象項目名】 特許請求の範囲

【補正方法】 変更

【補正内容】

【特許請求の範囲】

【請求項1】 デジタル画像信号中の各画素の動き判定を行なうための動き判定装置において、
入力デジタル画像信号の各画素に関して動き検出を行なう動き検出手段と、
上記動き検出手段と結合され、注目画素の周辺領域の動き判定結果を用いて上記注目画素の動き判定を行なう手段とからなる動き判定装置。

【請求項2】 上記動き検出手段は、
フレーム間差分により、上記各画素の動きを検出するこ

とを特徴とする請求項1に記載の動き判定装置。

【請求項3】 請求項1に記載の動き判定装置において、

注目画素を中心として構成された周辺領域を中心側と外周側とに分割することにより、第1及び第2の周辺領域を設定したことを特徴とする動き判定装置。

【請求項4】 請求項1に記載の動き判定装置において、

第1及び第2の周辺領域の夫々の動き画素数を検出し、検出された動き画素数が共に、各領域のしきい値以上のときに注目画素を動き画素と決定することを特徴とする動き判定装置。

【請求項5】 請求項1に記載の動き判定装置において、

ROMを使用することにより、動き量の結果を非線形に出力することを特徴とする動き判定装置。